

PAT-NO: JP360097643A
DOCUMENT-IDENTIFIER: JP 60097643 A
TITLE: FORMATION OF BUMP ELECTRODE FOR SEMICONDUCTOR DEVICE
PUBN-DATE: May 31, 1985

INVENTOR-INFORMATION:

NAME
SAKURAI, HIROMI
EGUCHI, KOJI
IKEDA, TATSUHIKO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MITSUBISHI ELECTRIC CORP	N/A

APPL-NO: JP58206465

APPL-DATE: October 31, 1983

INT-CL (IPC): H01L021/92

US-CL-CURRENT: 438/537, 438/FOR.348

ABSTRACT:

PURPOSE: To form the titled bump electrode of uniform shape in excellent reproducibility by a method wherein the metal layer with which the bump will be constituted is formed using a method wherein its size and thickness can be properly controlled, and said metal layer is formed into a semispherical shape by heating and fusing.

CONSTITUTION: An insulating layer 5, a wiring 6 and an insulating film 7 are formed on the surface of a semiconductor substrate 4, an aperture part 8 is provided, and a metal layer 14 to be turned to the bump is formed. A resist film 15 is formed on the region which will be used at the bump, and the metal layer 14 located on the unnecessary part is removed by etching. The resist film 15 is removed, and the bump 14a is formed by fusing the metal layer 14 using the method such as a laser annealing, an electron beam annealing, a lamp flush annealing and the like. As the quantity of metal of the bump can be freely controlled, a small bump can be obtained, and also a number of bumps can be formed within the same chip area.

COPYRIGHT: (C)1985,JPO&Japio

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

④ 公開特許公報(A) 昭60-97643

⑤ Int. Cl. 4
H 01 L 21/92

識別記号 行内整理番号
7638-5E

④公開 昭和60年(1985)5月31日

審査請求 未請求 発明の数 1 (全4頁)

④発明の名称 半導体装置のパンプ電極の形成方法

◎特 購 昭58-206465

◎出 願 昭58(1983)10月31日

②発明者 横井 弘美 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

②發明者 江口剛治 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑦発明者 池田 龍彦 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・
アイ研究所内

①出 順 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
②代 理 人 我理士 士岩 増雄 外り名

明 翳 集

1. 説明の名称

半導体質量のパンプ電極の形成方法

2. 特許請求の範囲

(1) 半導体装置の一表面部に上面が露出するよう形成された配線上の所要個所に外部接続用のパンプ電極を形成するに際して、上記配線の露出上面を含めて上記半導体装置の上記表面上に絶縁膜を形成し、この絶縁膜の上記配線上の上記所要個所に相当する部分に開口部を設ける第1の工程、上記開口部内を含めて上記絶縁膜の上全面にわたって所要厚さに、かつ上記開口部に露出した上記配線に接続されるように金属層を形成する第2の工程、上記絶縁膜の開口部内およびその近傍のみの上記金属層を残して他の部分の上記金属層をエンチング除去する第3の工程、及びこの第3の工程で残された上記金属層にエネルギーを照射して溶融させ半球状のパンプ電極を形成する第4の工程を備えたことを特徴とする半導体装置のパンプ電極の形成方法。

(2) 金属層を多層構造とすることを特徴とする
特許請求の範囲第1項記載の半導体装置のバンプ
電極の形成方法。

(3) エネルギー照射にレーザ光照射を用いることと特徴とする特許請求の範囲第1項または第2項記載の半導体装置のパンプ電極の形成方法。

(4) エネルギー照射に電子ビーム照射を用いることを特徴とする特許請求の範囲第1項または第2項記載の半導体装置のバンプ層板の形成方法。

(5) エネルギー照射にランプフラッシュによる光照射を用いることを特徴とする特許請求の範囲
第1項または第8項記載の半導体装置のパンプ電極の形成方法。

3. 発明の詳細な説明

〔発明の技術分野〕

この発明は半導体装置の取り出し電極として用いられるバンプ電極の形成方法に関するものである。

〔從來技術〕

半導体装置、特に高密度集積回路装置(LSI)女



どにおいて、集積度の高密化が進むにつれて多くの入出力用電極が必要になつてくる。例えばゲートアレなどではこのような必要性が顕著である。すなわち、1個のLSIで外部回路との接続点の数が100~600程度にも達する。これらの接続点をそれぞれパッケージ電極にリード線で接続することは高度な技術を必要とするばかりでなく、リードボンドミスや、ポンディング強度の不整を発生するといけ問題があつた。

これを解決する策として、古くから知られているパンプ電極（以下「パンズ」という。）を利用する方式が見直されている。パンプとは上記LSIなどの電極に相当する領域にハンダボール、金ボール、銅ボールなどの金属ボールを形成して、このLSIをその電極側をパッケージなどのLSIを装着すべき被装着体の表面に對向させ当該表面に形成されている配線上に上記金属ボールを一齊に付着させるもので、この形式によるアセシブリは、短時間に多數の電極を同時に形成でき、かつ一挙に接続可能なので、製造コストは大幅に低減でき

配線(6)の一部を露出させた後、この開口部(8)内を含んで絶縁膜(7)の上に予備金属層(9)を形成する。配線(6)としては金(Au)、アルミニウム・シリコン合金(A881)、アルミニウム・銅合金(A80u)、アルミニウム・シリコン・銅合金(A881Cu)などが多く用いられている。つづいて、第2図Bに示すようにレジスト膜凹を形成した後に、上述の絶縁膜(7)の開口部(8)の上を含むような位置に開口部凹を設けこの開口部凹に予備金属層(9)の一部を露出させる。次にこの開口部凹から離れた位置でレジスト膜凹を一部はがして予備金属層(9)を露出させ、これに電気メッキ用導線をつないで、電気メッキによって第2図Cに示すように、開口部凹内にAu、Cu等の金属層凹を形成する。つづいて、第2図Dに示すように、レジスト膜凹を除去し、第2図Eに示すように金属層凹をエンチングしない化学処理液で予備金属層(9)の露出部をエンチング除去する。次に、第2図Fに示すように、金属層凹の上にバンプ凹を形成する。バンプ凹には鉛・スズハンダ、Au、Cuなどの金属が用いられる。

5

第1図Aは理想的にパンプが形成された半導体装置を被装着体の上に接着した状態を示す側面図で、(1)は被装着体である多層配線されたパッケージ、またはフィルム、(2)は半導体装置、(3)はパンプである。図示のように、パンプ(3)の高さhが描つておれば被装着体(1)との接続は完全に行なわれる。ところが、第1図Bは従来の方法で形成されたパンプを用いた場合の装着状況を示す側面図で、従来の方法ではパンプ(3)の数が多くなると、図示のようにパンプ(3)の高さhに不規則な高さh'が生じ、中には被装着体と全く接続されないパンプ(3)が存在することがある。

第2図はこの従来のパンプ形成方法を説明するためのその主要段階での状態を示す断面図で、第2図Aに示すように、半導体基体(4)の表面上に半導体装置の表面部を構成する絶縁層(5)が形成され、更にその表面部に配線(6)が埋込むように形成されている。これらの上に絶縁膜(7)を形成し、その絶縁膜(7)の一部に開口部(8)を設け、この開口部(8)に

いすれもこれらの金属を高温にして融解させ、その中に第2図Eの状態の半導体装置を浸漬し、引き上げることによって金属層Eの上にパンゲ層が形成される。

このとき、金属層端の表面状態の如何により、また、温度制御の不充分さ、さらには引上げ速度の不均一によつて、パンプ端の形状が微妙に変化し、甚しい場合には全くパンプ端が形成されないという問題がある。従つて、1チップに数多くのパンプ端を必要とする LSI などにおいては前述の第1図 B で示したような決定的な問題があつた。

〔発明の概要〕

この発明は以上のような点に鑑みてなされたもので、バンプを構成する金属層をその寸法、厚さを可制御的方法で形成した後、昇温溶融（アーチ）させて半球状にする方法でバンプを構成することによつて再現性よく均一形状のバンプを形成する方法を提供するものである。

〔発明の実施例〕

第3図はこの発明の一実施例の主要工程段階に

おける状態を示す断面図である。

第3図(a)は第2図(a)と同一の状態で、ただ金属層④は第2図(a)の予備金属層⑨を厚く形成したものである。この金属層④は将来バンプとなるべき金属層であるから複合層構造であつてもよい。次に第3図(b)に示すようにバンプとすべき領域の上にのみレジスト膜層を形成し、残余の不要な部分の金属層④をエッチング除去する。次に第3図(c)に示すようにレジスト膜層を除去し例えばレーザアニール装置から図示矢印のようにレーザ光を金属層④に照射し、これを溶融させて、バンプ(14a)を形成させる。

レーザアニールは半導体装置の加工に広く用いられており出力エネルギーをコントロールすることによって周辺絶縁膜⑦および下地デバイスの特性を劣化させない範囲でバンプ(14a)を形成することができる。勿論、レーザ光を金属層④の部分のみにスポット状に照射してもよい。

上記実施例ではレーザアニールを用いたが、電子ビームアニールを用いた方が、下地デバイス特

性を損わずに良好なバンプを得られる点で優れている。他のアニール方法としてはランプフラッシュ・アニールなどの方法も有効である。

[発明の効果]

以上説明したようにこの発明の方法によれば、バンプを形成する金属の量が精密に制御できるので、これを溶融して形成されるバンプの形状は一様となる。このように、製造工程が簡略化され、しかも均一な形状のバンプが得られ、第1図(a)で説明したような理想的に近いアセンブリが可能となる。

更にこの発明ではバンプの金属量を自由に制御できるので小さなバンプを得ることができ、同一チップ面積内に従来より数多くのバンプを形成できるばかりでなく、同一バンプ数であつても、バンプが小さいのでこれを装着したときバンプ部からデバイスが受けるストレスの影響が小さくデバイスの信頼性をも高めることができる。

4. 図面の簡単な説明

第1図Aは理想的にバンプが形成された半導体

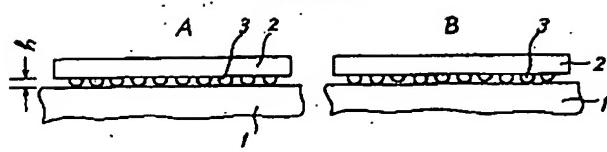
装置を被装着体の上に装着した状態を示す側面図、第1図Bは従来の方法で形成されたバンプを用いた場合の装着状態を示す側面図、第2図は従来のバンプの形成方法を説明するためにその主要段階での状態を示す断面図、第3図はこの発明の一実施例を説明するためにその主要段階での状態を示す断面図である。

図において、(4)は半導体基体、(5)は半導体装置の裏面部を形成する絶縁層、(6)は配線、(7)は絶縁膜、(8)は開口部、④は金属層、(14a)はバンプ電極である。

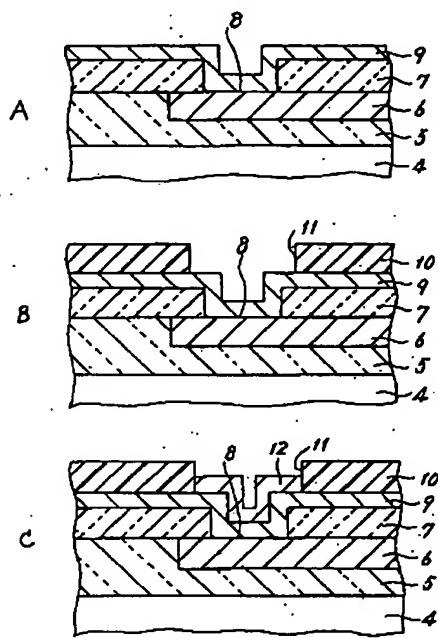
なお、図中同一符号は同一または相当部分を示す。

代理人 大岩増雄

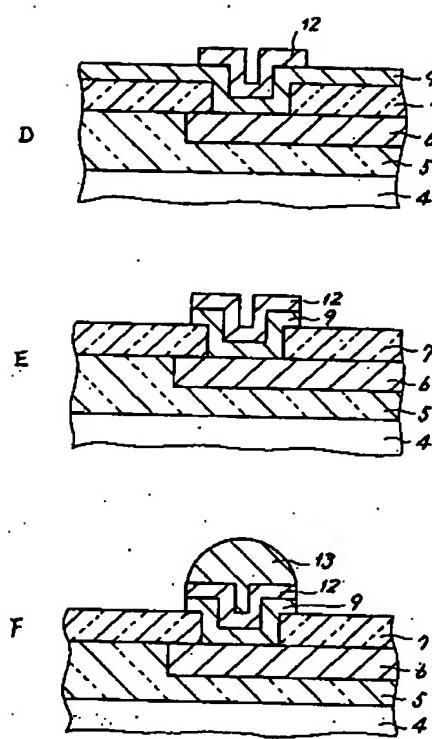
第1図



第2図



第2図



第3図

